



PATENT ABSTRACTS OF JAPAN

(11) Publication number: **2000333455 A**

(43) Date of publication of application: 30.11.2000

(51) Int. Cl. H02M 3/28

(21) Application number: **11142055**

(71) Applicant: **TOYOTA MOTOR CORP**

(22) Date of filing: 21.05.1999

(72) Inventor: **TSUJI KIMIHISA**

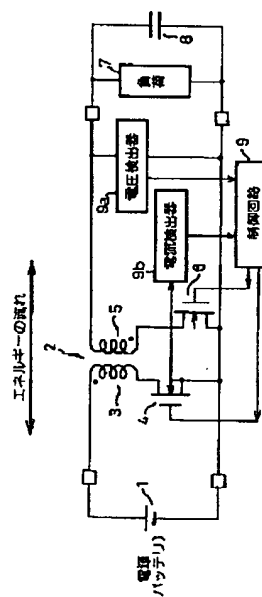
(54) BIDIRECTIONAL DC-DC CONVERTER

COPYRIGHT: (C)2000,JPO

(57) Abstract:

PROBLEM TO BE SOLVED: To provide an efficient bidirectional DC-DC converter which can regenerate power.

SOLUTION: A bidirectional DC-DC converter is installed between a battery 1 and a load 7. This converter comprises a first series circuit of a primary winding 3 of a transformer 2 and a first FET 4, which is connected in parallel with the battery 1, a second series circuit of a secondary winding 5 of the transformer 2 and a second FET 6, which is connected in parallel with the load 7, so that the voltage 180° out of phase with that of the primary winding 3 of the transformer 2 is induced, and controlling means (9, 9a, 9b), which supplies energy of the battery 1 for the load and controls the gates of the first and the second FET 4, 5, so that the energy accumulated in a capacitor 8 connected in parallel with the load 7 is regenerated in the battery 1.



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-333455

(P2000-333455A)

(43) 公開日 平成12年11月30日 (2000. 11. 30)

(51) Int. Cl.⁷

H 0 2 M 3/28

識別記号

F I

H 0 2 M 3/28

テ-ミ-ト* (参考)

H 5 H 7 3 0

T

V

審査請求 未請求 請求項の数 2 O L (全 6 頁)

(21) 出願番号 特願平11-142055

(22) 出願日 平成11年5月21日 (1999. 5. 21)

(71) 出願人 000003207

トヨタ自動車株式会社

愛知県豊田市トヨタ町1番地

(72) 発明者 辻 公壽

愛知県豊田市トヨタ町1番地 トヨタ自動車株式会社内

(74) 代理人 100077517

弁理士 石田 敬 (外3名)

Fターム(参考) 5H730 AA14 BB23 DD04 DD43 EE19

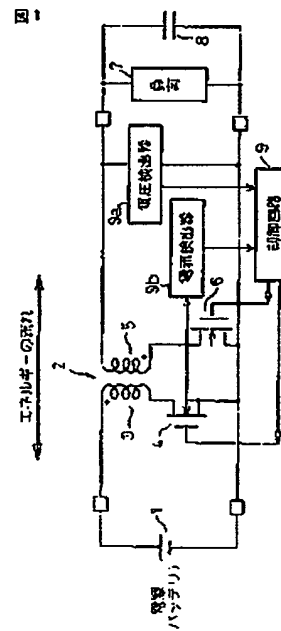
EE59 FF01 FF31

(54) 【発明の名称】 双方向DC-DCコンバータ

(57) 【要約】

【課題】 エネルギー回生可能な高効率双方向DC-DCコンバータを提供する。

【解決手段】 バッテリ1と負荷7との間に設けられる双方向DC-DCコンバータであって、バッテリ1に並列接続されるトランス2の一次巻線3と第1FET4との第1直列回路と、トランス2の一次巻線3と逆位相の高圧が誘起されるように、負荷7に並列接続される、トランス2の二次巻線5と第2FET6との第2直列回路と、バッテリ1のエネルギーを負荷7に供給し、かつ負荷7に並列接続されたコンデンサ8に蓄えられたエネルギーをバッテリ1に回生するように、第1FET4と第2FET6の各ゲートを制御する制御手段9、9a、9bを備える。



(2)

特開2000-333455

1

2

【特許請求の範囲】

【請求項1】 直流電源と、コンデンサを含む負荷と、の間に設けられる双方向DC-DCコンバータであって、

前記直流電源に並列接続される、トランスの一次巻線と第1FETとの第1直列回路と、

前記トランスの一次巻線と逆位相の電圧が誘起されるように、前記負荷に並列接続される、該トランスの二次巻線と第2FETとの第2直列回路と、

前記直流電源のエネルギーを前記負荷に供給し、かつ前記コンデンサに蓄えられたエネルギーを前記直流電源に回生するように、前記第1FETと前記第2FETの各ゲートを制御する制御手段と、を備えたことを特徴とする双方向DC-DCコンバータ。

【請求項2】 前記制御手段は、前記コンデンサの電圧を所定の電圧に制御する。請求項1に記載の双方向DC-DCコンバータ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明はDC-DCコンバータに関し、特に、エネルギー回生可能な高効率の双方向DC-DCコンバータに関する。

【0002】

【従来の技術】DC-DCコンバータは、通常、直流電源回路において、直流電源の電圧とは異なる電圧を要求される場合に使用される。図5は従来技術によるフライバック型のDC-DCコンバータを用いた直流電源回路の一例を示す図である。バッテリー1の電源にトランス2の1次巻線3とFET4との直列回路が並列に接続されており、トランス2の2次巻線5にはダイオード11と負荷7の直列回路が並列に接続されている。また負荷7にはコンデンサ8が並列に接続されている。2次巻線5の負荷7に対する接続は1次巻線3と逆位相の電圧が誘起されるように行われる。FET4はnチャンネルMOS型を使用しており、FET4のソースはバッテリー1のグラウンド端子および2次巻線5の一端に接続され、FET4のドレインは1次巻線3の一端に接続されている。1次巻線3の他端はバッテリー1の正電位端子に接続され、2次巻線5の他端はダイオード11のアノードに接続されている。

【0003】FET4のゲートには制御回路19から所定の周波でFET4をオンオフする矩形波の信号が入力される。制御回路19には負荷の両端電圧を検出する電圧検出器19aとFET4を流れる電流を検出する電流検出器19bが接続されており、制御回路19はこれらの検出器の信号に応じて負荷7の両端電圧が一定になるようにFET4のゲートへの信号を制御する。

【0004】しかしながら、図5に示す従来技術による直流電源回路は逆流防止用のダイオード11で下式のようにエネルギーが消費され効率が悪いという問題がある。

$$PDi = IF \times VF$$

ここで、PDiはダイオード11による順方向電圧損失、IFは順方向接合電流、VFは順方向接合電圧を示す。

【0005】また、上記直流電源回路はコンデンサ8に蓄えられたエネルギーをバッテリー1に回生することができない回路構成となっている。上記ダイオード11による順方向電圧損失を削減するため、整流ダイオードをMOSFETに置き換えた同期整流回路が知られている。ところがMOSFETのオンオフはトランスの2次側のインダクタンスL（2次巻線）に発生する電圧により制御されるためゲート容量CとLC共振が生じ回路効率が低下させる。このためゲートに直列抵抗を接続してLC共振対策が行われるが、MOSFETのスイッチングが遅延し回路効率が低下する。

【0006】特開平6-98540号公報に開示されたDC-DCコンバータは、回路効率の高いMOSFET同期整流回路を実現したものである。

【0007】

【発明が解決しようとする課題】しかしながら、上記特開平6-98540号公報に開示されたDC-DCコンバータは、負荷側で過剰となったエネルギーを電源側に回生する回路が考慮されていない。それゆえ、本発明は上記問題を解決し、エネルギー回生可能な高効率の双方向DC-DCコンバータを提供することを目的とする。

【0008】

【課題を解決するための手段】上記問題を解決する本発明による双方向DC-DCコンバータは、直流電源と、コンデンサを含む負荷と、の間に設けられる双方向DC-DCコンバータであって、前記直流電源に並列接続される、トランスの一次巻線と第1FETとの第1直列回路と、前記トランスの一次巻線と逆位相の電圧が誘起されるように、前記負荷に並列接続される、該トランスの二次巻線と第2FETとの第2直列回路と、前記直流電源のエネルギーを前記負荷に供給し、かつ前記コンデンサに蓄えられたエネルギーを前記直流電源に回生するように、前記第1FETと前記第2FETの各ゲートを制御する制御手段と、を備えたことを特徴とする。

【0009】上記制御手段により、第2FETをオフにし第1FETをオンにし、次いで第1FETをオフにして第2FETをオンにすることにより、直流電源から供給され一次巻線に一時蓄えられたエネルギーを負荷に供給し、第2FETをオンにし、次いで第2FETをオフにして第1FETをオンにすることにより、コンデンサから供給され二次巻線に一時蓄えられたエネルギーを直流電源に回生する。この結果、双方向DC-DCコンバータが実現され、かつ第1FETおよび第2FETの順方向電圧降下が低いので損失の少ない高効率の送電が実現される。

【0010】本発明の双方向DC-DCコンバータにお

(3)

特開2000-333455

3

いて、前記制御手段は、前記コンデンサの電圧を所定の電圧に制御する。

【0011】

【発明の実施の形態】以下、添付図面を参照しつつ本発明の実施の形態について詳細に説明する。図1は本発明のDC-DCコンバータを用いた直流電源回路の第1実施形態を示す図である。以下の図面において、同一のものを同一参照番号で示す。バッテリー1の電源にトランス2の1次巻線3とFET4との直列回路が並列に接続されている。この直列回路と対称的にトランス2の2次巻線5とFET6との直列回路が設けられ、この直列回路に負荷7およびコンデンサ8が並列に接続されている。2次巻線5の負荷7に対する接続は1次巻線3と逆位相の電圧が誘起されるように行われる。FET4およびFET6はnチャンネルMOS型を使用しており、FET4およびFET6の各ソースはバッテリー1のグランド端子に接続され、FET4のドレインは1次巻線3の一端に接続されている。1次巻線3の他端はバッテリー1の正電位端子に接続されている。FET6のドレインは2次巻線5の一端に接続されている。2次巻線5の他端はコンデンサ8の正電位側に接続されている。FET4およびFET6の各ゲートには後述するように制御回路9から所定の周波数でFET4およびFET6をオンオフする矩形波の信号が入力される。制御回路9には負荷の両端電圧を検出する電圧検出器9aとFET4およびFET6を流れる各電流を検出する電流検出器9bが接続されており、制御回路9はこれらの検出器の信号に応じて負荷7の両端電圧が一定になるようにFET4およびFET6のゲートへの信号を制御する。

【0012】図1に示す直流電源回路を車両に用いた場合、バッテリー1の負荷としてはエアコンが、コンデンサ8の負荷7としてはスタータモータが使用される。このように、図1に示す本発明による直流電源回路は逆起防止用のダイオードの代わりにFET4およびFET6を用いている。それゆえ、FET4およびFET6の内蔵ダイオードの順方向電圧損失は通常使用されるダイオードの順方向電圧損失より極めて小さいので、DC-DCコンバータの送電効率が向上する。この内蔵ダイオードはボディダイオードとも呼ばれている。

【0013】図2は本発明のDC-DCコンバータを用いた直流電源回路の第2実施形態を示す図である。図1に示す第1実施形態とは、FET4およびFET6のソースとドレインとの間に外付けダイオード12および13がそれぞれ接続されている点のみ異なる。外付けダイオード12および13は、FET4およびFET6の内蔵ダイオードと比してスイッチング速度が速く、DC-DCコンバータの送電時の応答性が向上する。

【0014】次に、図2および図3に示す本発明による直流電源回路の動作を説明する。図3は図2および図3に示す各FETへのゲート信号のタイムチャートであ

4

る。このゲート信号 $\phi 1$ 、 $\phi 2$ は、制御回路9、電圧検出器9aおよび電流検出器9bからなる制御手段により、バッテリー1のエネルギーを負荷7に供給し、コンデンサ8に蓄えられたエネルギーをバッテリー1に回生するよう、FET4とFET6の各ゲートに供給される。図3において、横軸は時間、縦軸はFET4のソースとゲート間に印加される電圧を上段に、FET6のソースとゲート間に印加される電圧を下段に示す。ゲート信号 $\phi 1$ 、 $\phi 2$ は、約10〜50KHzの周期を有する。

【0015】バッテリー1から負荷7に送電する第1モードにおいて、FET4のソースとゲート間には所定の周波数で、時刻t0〜t1、t10〜t11間に電圧が印加され、FET6のソースとゲート間には所定の周波数で、時刻t1〜t2、t11〜t12間に電圧が印加される。したがって、FET4は所定の周波数毎にオンとなりFET6はFET4がオンからオフに切替わった直後にオンとなる。

【0016】このように第1モードにおいて、バッテリー1から負荷7に送電するときは、制御回路9により、FET4およびFET6をスイッチングする。FET4のスイッチング動作において、FET4がオン、FET6がオフのときは1次巻線3にエネルギーが蓄えられ、FET4がオフ、FET6がオンのときは1次巻線3に蓄えられたエネルギーがコンデンサ8に充電され、このときFET4およびFET6の内蔵ダイオードを通して充電電流が流れる。

【0017】コンデンサ8からバッテリー1に回生する第2モードにおいて、FET6のソースとゲート間には所定の周波数で、時刻t100〜t101、t110〜t111間に電圧が印加され、FET4のソースとゲート間には所定の周波数で、時刻t101〜t102、t111〜t112間に電圧が印加される。したがって、FET6は所定の周波数毎にオンとなりFET4はFET6がオンからオフに切替わった直後にオンとなる。

【0018】このように第2モードにおいて、コンデンサ8からバッテリー1に回生するときは、制御回路9により、FET4およびFET6をスイッチングする。FET6のスイッチング動作において、FET6がオン、FET4がオフのときは2次巻線5にエネルギーが蓄えられ、FET6がオフ、FET4がオンのときは2次巻線5に蓄えられたエネルギーがバッテリー1に回生され、このときFET4およびFET6の内蔵ダイオードを通して充電電流が流れる。

【0019】また、バッテリー1からコンデンサ8への電圧の昇圧/降圧は、トランス2の1次巻線3と2次巻線5の巻数比で決定されるだけでなく、FET4およびFET6のゲート信号のデューティ比でも決定される。デューティ比大、すなわち、FET4およびFET6のゲート信号のオン時間が長い程、コンデンサ8の電圧は大となる。制御回路9は、コンデンサ8の電圧が所定の電

JP,2000-333455,A

☒ STANDARD ☐ ZOOM-UP ROTATION No Rotation ▼ ☐ REVERSAL

RELOAD

PREVIOUS PAGE

NEXT PAGE

DETAIL

(4)

特開2000-333455

5

5

圧となるように、検出電圧が所定電圧より大のときはFET4およびFET6のスイッチングを中止する。

【0020】電流検出回路9bはFET4を流れる電流を検出し、制御回路9は、過大な電流が負荷7に供給されないように、検出電流が所定電流より大のときはFET4およびFET6のスイッチングを中止する。また、所定の電流になるようにデューティ比をフィードバック制御してもよい。上記第1モードおよび第2モードは、電圧検出器9aにより検出されたコンデンサ8の電圧が所定電圧以内のとき第1モードに、所定電圧を越えたと

10

とき第2モードに切換えられる。すなわち、コンデンサ8が十分充電されたとき第1モードから第2モードに切換えてコンデンサ8からバッテリー1への回生を行う。

【0021】次に、本発明の他の実施形態について説明する。図4は本発明のDC-DCコンバータを用いた直流電源回路の第3実施形態を示す図である。図1に示す第1実施形態とは、FET14がバッテリー1の正電位端子と第1巻線3との間に、FET15が第2巻線と負荷との間に、それぞれ配設され、かつ、FET14およびFET15のソースとドレインとの間に外付けダイオード16および17がそれぞれ接続され、さらにFET14およびFET15のゲートにFET4およびFET6のゲートへの信号に同期した信号を送る昇圧手段18が設けられている点のみ異なる。

【0022】バッテリー1から負荷7に送電するときは、制御回路9、電圧検出器9aおよび電流検出器9bからなる制御手段および昇圧手段18により、FET14をオン、FET15をオフ、FET6をオンにし、FET4をスイッチングする。FET4のスイッチング動作において、FET4がオンのときは1次巻線3にエネルギーが蓄えられ、FET4がオフのときは1次巻線3に蓄えられたエネルギーがコンデンサ8に充電される。このFET4がオフのときFET4およびFET6の内蔵ダイオードを通して充電電流が流れる。

【0023】コンデンサ8からバッテリー1に回生すると*

*きは、制御回路9、電圧検出器9aおよび電流検出器9bからなる制御手段および昇圧手段18により、FET14をオフ、FET15をオン、FET4をオンにし、FET6をスイッチングする。FET6のスイッチング動作において、FET6がオンのときは2次巻線5にエネルギーが蓄えられ、FET6がオフのときは2次巻線5に蓄えられたエネルギーがバッテリー1に充電される。このFET6がオフのときFET4およびFET6の内蔵ダイオードを通して充電電流が流れる。

【0024】

【発明の効果】以上説明したように、本発明によればエネルギー回生可能な高効率の双方向DC-DCコンバータを提供することができる。

【図面の簡単な説明】

【図1】本発明のDC-DCコンバータを用いた直流電源回路の第1実施形態を示す図である。

【図2】本発明のDC-DCコンバータを用いた直流電源回路の第2実施形態を示す図である。

【図3】図2および図3に示す各FETへのゲート信号のタイムチャートである。

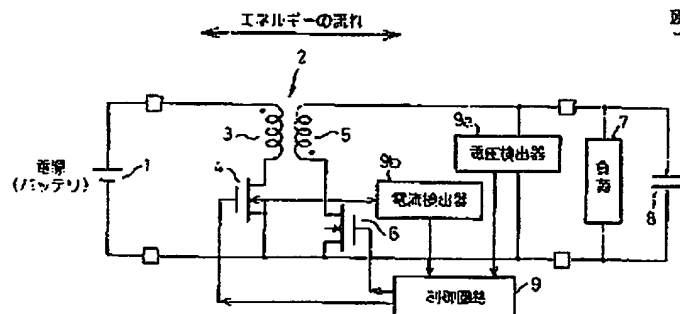
【図4】本発明のDC-DCコンバータを用いた直流電源回路の第3実施形態を示す図である。

【図5】従来技術によるフライバック型のDC-DCコンバータを用いた直流電源回路の一例を示す図である。

【符号の説明】

- 1…バッテリー（直流電源）
- 2…トランス
- 3…第1巻線
- 4、6、14、15…FET
- 5…第2巻線
- 7…負荷
- 8…コンデンサ
- 9…制御回路
- 11、12、13、16、17…ダイオード

【図1】

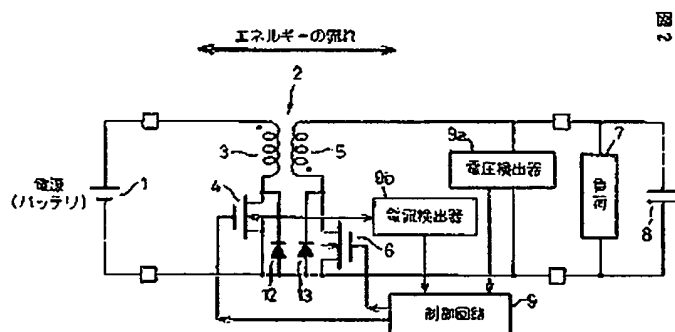


図

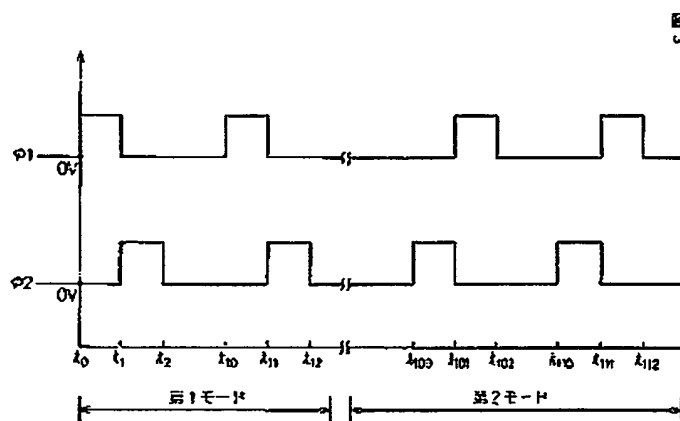
(5)

特開2000-333455

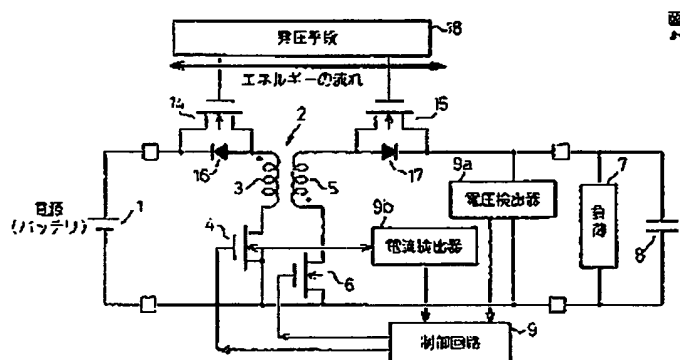
【図2】



【図3】



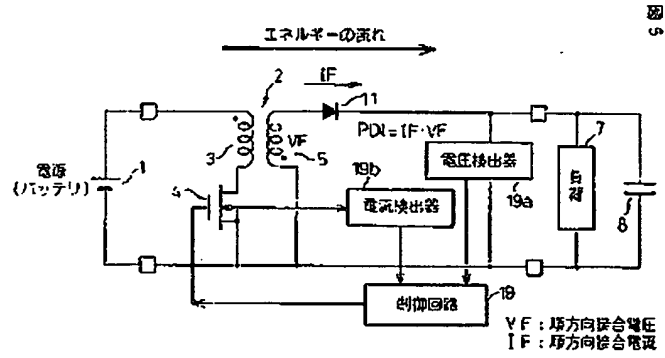
【図4】



(5)

特開2000-333455

【図5】



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☒ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.